

Serielle ETM

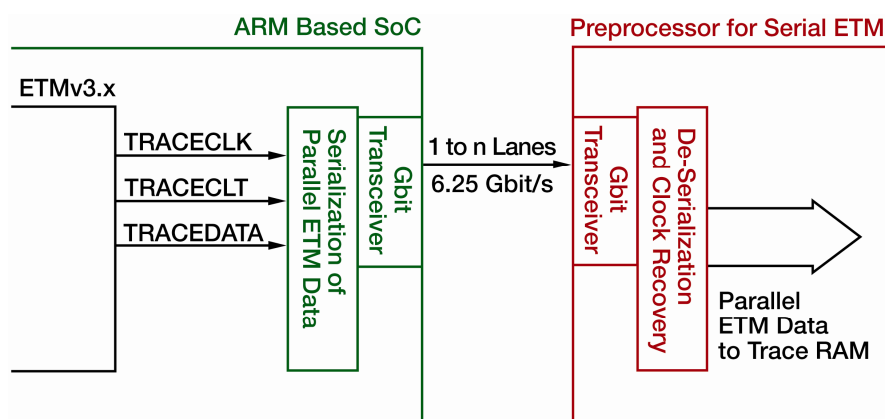
Um auch mit wenigen Übertragungsleitungen enorme Traceport-Bandbreiten implementieren zu können, arbeitet Lauterbach bereits an einem Konzept für eine serielle Übertragung der ETM-Daten. In der ersten Generation werden Datenraten von bis zu 6,25 Gbit/s angestrebt.

Viele Hersteller haben bereits GBit-PHY-Transceiver auf ihrem ASICs verfügbar. Es liegt nahe, diese auch für den Traceport einzusetzen. So lässt sich die Bandbreite des Traceports erhöhen und/oder Pins einsparen.

In Absprache mit den ASIC-Herstellern ist die Serialisierung der ETM-Daten auf Seiten des ARM-SoCs (System-on-Chip) auf Basis des Xilinx Aurora Protocol geplant.

Der serielle Preprozessor auf Seiten des Entwicklungstools empfängt dann die Daten mittels eines Multi-GBit-Transceivers und sorgt für Deserialisierung und Clock-Recovery. Die so wiederhergestellten parallelen ETM-Daten werden dann wie gewohnt im Trace-RAM des PowerTrace II abgespeichert.

Die aktuelle Version der PowerTrace II kann ohne Modifikationen für den seriellen Preprozessor verwendet werden. Das modulare Konzept der Lauterbach Entwicklungswerkzeuge beweist damit erneut seine Tragfähigkeit.



Andrea Martin, Februar 2007