

ハーエンキルヒェン=ジーガーツブルン

2018年2月21日

UltraSoC 社とローターバッハ社の RISC-V コラボレーション： ベンダー・ニュートラルなデバッグと開発環境の促進

ドイツ、ニュルンベルクで開催された展示会、Embedded World において、UltraSoC 社とローターバッハ社は、RISC-V オープンソース・プロセッサ・アーキテクチャのサポートを追加し、共同開発した汎用 SoC (System on Chip) 開発/デバッグ環境を拡張することを発表しました。業界で主要なすべてのプロセッサアーキテクチャをサポートし、複数ベンダーの CPU を使用する異種システムの設計者にクラス最高の開発ツールを継続して提供すべく、このたび RISC-V が追加されました。

UltraSoC 社は先日、業界初の RISC-V 向けプロセッサトレースソリューションを発表しました。これをローターバッハ社の TRACE32 スイートと組み合わせることで、RISC-V の開発者は強力なデバッグ/トレース/ロジックアナライザツールを使用し、開発のスピードアップ、全体的な品質向上を実現することができます。

「異種アーキテクチャの急速な増加、RISC-V の登場により、設計者がアーキテクチャの選択における制限を嫌うことがこれまで以上に見られます。UltraSoC 社との従来からの協力関係により、ベンダーに依存しない当社の開発ツールを組み合わせ、チップ内で使用する IP と開発/デバッグ環境をそれぞれ選択することが可能です」とローターバッハ社のゼネラルマネージャを務める Stephan Lauterbach は述べています。

UltraSoC の CEO、Rupert Baines 氏は次のように述べています。「オープンソースプロセッサ、RISC-V は業界全体でもてはやされています。異種マルチコア・アーキテクチャにおいて特に顕著に見られます。エンジニアは、コアをうまく組み合わせて、各アプリケーションに最適な設計を自由に選択することを望んでいます。ですが、開発ツールの多くはベンダーに縛られているか、狭いサイロ内でしか動作しません。ローターバッハ社と UltraSoC 社は、すべてのシステムでエンジニアをサポートするというツールのビジョンを共有し、すべてのアーキテクチャを一貫してサポートします」

TRACE32 は、統合されたデバッグ環境を備えたモジュール式開発ツールのセットで、ロジックアナライザの機能を提供します。

UltraSoC 社は、モニタリング、解析ハードウェアを SoC 内に組み込み、開発のスピードアップ、コスト削減、高品質製品の生産を実現します。この組み込みシステム全体の知能は非侵入型であり、ワイヤスピードで実行されます。ローターバッハ社の TRACE32 と UltraSoC 社の組み込み IP を組み合わせることで、設計チームはデバイスの実際の動作を完全に把握することができます。典型的な SoC のデバッグには開発にかかる合計時間の半分を費やすこともあるので、開発のスピードアップ、特に複雑なデバッグプロセスの簡素化に必要不可欠です。UltraSoC 社とローターバッハ社は共に RISC-V 財団の活動的な会員であり、成長する RISC-V エコシステム内での実績を持っています。

2017 年 10 月、ローターバッハ社は TRACE32 ツールセットに SiFive の E31 と E51 RISC-V Core IP のデバッグ機能が追加されたことを発表しました。また、UltraSoC 社は 2017 年にプロセッサトレースの仕様を開発し、オープンソース仕様の一部として RISC-V Foundation に採用されました。1 月に同社は 32/64 ビット設計用 RISC-V トレースエンコーダソリューションを発表しました。

LAUTERBACH, TRACE32 μ Trace and other LAUTERBACH products and services mentioned herein as well as their respective logos are trademarks or registered trademarks of LAUTERBACH. All other product and service names mentioned are the trademarks of their respective companies.