

TRACE32®ツールの新サポート : MIPS および ARM® CPU を組み合わせた設計のデバッグを容易化

2016年2月17日 ドイツ ヘーエンキルヒェン・ジーガーツブルン / イギリス ロンドン

イマジネーションテクノロジーズ社(IMG L)と、マイクロプロセッサ開発ツールのトップメーカーであるローターバッハ社は、ローターバッハ社の定番ツール : TRACE32 で、MIPS のヘテロジニアス CPU ベースのシステムや、ARM CPU と MIPS CPU を組み合わせたシステムのデバッグを容易に行える新サポートを発表しました。ローターバッハ社は embedded world 2016 において、このソリューションの実演を行います。

ローターバッハ社の TRACE32 は、組込み設計用の統合デバッグ環境を提供するモジュール式のマイクロプロセッサ開発ツールセットです。今回、TRACE32 は、柔軟なオンチップ CPU デバッグアーキテクチャを提供する MIPS オンチップインスツルメンテーション (MIPS OCI) を組み込んだ初の MIPS CPU である、新 M-class M6250 など、MIPS Release 6 CPU のサポートを開始しました。各企業は MIPS OCI を使用することで、高度に統合されたヘテロジニアス SoC のデバッグプロセスで生じるリスクと影響を最小限に抑えることができます。

ローターバッハ社の国際セールスマーケティングマネージャーを務める Norbert Weiss は、次のように述べています。「ローターバッハは長年にわたり、定評のある MIPS アーキテクチャとコアをサポートしてきました。MIPS ベースの製品開発者は、TRACE32 を使用することで、ブートストラップコードから割り込みルーチン、ドライバに至る、すべてのアプリケーションプログラムをデバッグできます。今回のサポートにより開発者は、MIPS と ARM アーキテクチャを組み合わせた設計にも、TRACE32 を使用できるようになります」

イマジネーションテクノロジーズ社の MIPS 事業運営担当バイスプレジデントを務める Jim Nicholas 氏は、次のように述べています。「我々の顧客の多くがローターバッハ社のツールを使用しているため、TRACE32 で MIPS OCI をデバッグできることには大きな意味があります。今回の開発により、MIPS エコシステムの拡大がさらに進み、設計者の主要開発ツールの選択肢がさらに広がります。私たちは、MIPS ロードマップおよびエコシステムの継続的な開発に重点的に取り組んでいるため、お客様の SoC 内の補助コントローラとして、あるいは、ARM や他社 CPU の代替として、MIPS CPU をシステム内で使用することを検討できるようになってきています。マルチアーキテクチャのデバッグソリューションを求める声は、これまでも多くありました」

クロストリガによる統合リアルタイムトレースストリーム

TRACE32 は、「ミックスモード」トレースストリームを使用することで、設計における複数の CPU の同時デバッグが可能です。ユーザは、単一のトレースウィンドウに結果を交互に表示して、システムレベルのタイムスタンプでストリームを並べることができます。拡張されたトリガロジックは、CPU トレースロジック間のクロストリガを可能にし、プロセッサ間の相互依存関係をさらに簡単にデバッグできるようになります。ローターバッハ社は、TRACE32 デバッグ製品を通して、様々な MIPS プロセッサに対する開発ツールサポートを提供します。

LAUTERBACH, TRACE32 μ Trace and other LAUTERBACH products and services mentioned herein as well as their respective logos are trademarks or registered trademarks of LAUTERBACH. All other product and service names mentioned are the trademarks of their respective companies.