

ハーエンキルヒエン＝ジーガーツブルン

2017年10月24日

## ローターバッハ社と SiFive 社 : 高性能 RISC-V コア対応 TRACE32 サポートを提供

業界をリードする RISC-V IP に対応した世界最高レベルのマイクロプロセッサ開発ツール

### ドイツ、ハーエンキルヒエン＝ジーガーツブルン / アメリカ合衆国カリフォルニア州サンマテオ

マイクロプロセッサ開発ツールのトップメーカーであるローターバッハ社と、カスタマイズされたオープンソース対応半導体初のファブレスプロバイダである SiFive 社は、ローターバッハ社の TRACE32 ツールセットが SiFive 社のフリーでオープンな RISC-V ISA をベースとした E31、E51 RISC-V コア IP のサポートを開始したことを発表しました。RISC-V ベースの SiFive コアのサポートが追加され、業界トップ開発ツールのエコシステムがさらに拡張されました。

RISC-V の発明者によって設立された SiFive 社の IP は、新しいチップ・アーキテクチャの設計および製造に伴う急増するコストに対抗し、カスタム・シリコンを大衆化するという SiFive 社のミッションを反映しています。SiFive IP は発売以来、どの RISC-V ベンダよりも多くの一般顧客を獲得し、RISC-V コアの事実上の先駆者となりました。

SiFive 社の共同創設者兼最高技術責任者、Yunsup Lee 氏は次のように述べています。「ローターバッハ社の TRACE32 ツールセットに SiFive 社製品サポートが加わったことは、RISC-V エコシステムの継続的な発展において記念すべき出来事です。私たちは TRACE32 ツールセットが RISC-V デバッグ仕様の最高レベルのサポートを提供できるように、ローターバッハ社と密に連携してきました。SiFive IP を利用する開発者向けに世界クラスのツールをさらに提供できるように、今後もローターバッハ社と連携をしていく所存です」。

TRACE32 は、SiFive コアの個別ハードウェアスレッドのマルチコアデバッグ機能を提供しているため、リセットベクタから直接デバッグすることができ、スタートアップコードやその他主要機能の解析が可能です。ローターバッハ社は、圧縮命令や浮動小数点などの多様な標準 ISA 拡張機能向けにハイレベルなアセンブラデバッグ機能も提供します。また、すべての SiFive チップで JTAG デバッグ・トランスポート・モジュール (DTM) を完全にサポートし、USB 等のその他のデバッグインターフェイスもサポートする予定です。

ローターバッハ社のゼネラルマネージャーを務める Stephan Lauterbach は次のように述べています。「業界全体で RISC-V への関心が高まっており、弊社の主要なツールセットをこの市場分野まで拡張することができ、うれしく思います。弊社の TRACE32 デバッグツールは、RISC-V の初期成果の構築を支援し、継続して幅広くご利用頂けます」。

RISC-V Foundation の Rick O'Connor 氏は次のように述べています。「RISC-V ツールセットにローターバッハ社の世界クラスのソリューションが追加されたことは、このシリコン設計における新手法の潜在需要を証明しています。SiFive 社とローターバッハ社による継続的な連携により、RISC-V ハードウェアと TRACE32 のシームレスな相互運用性が保証されるでしょう」。

LAUTERBACH, TRACE32  $\mu$ Trace and other LAUTERBACH products and services mentioned herein as well as their respective logos are trademarks or registered trademarks of LAUTERBACH. All other product and service names mentioned are the trademarks of their respective companies.