

TRACE32®と Timing-Architects がマルチコアシステムのハードウェア トレースベースの検証を実現

2015年2月 ドイツ ヘーエンキルヒェン=ジーガーツブルン/レーゲンスブルグ

組込みマルチコアシステムおよびメニーコアリアルタイムシステムの評価、最適化の専門ハイテクカンパニーである Timing-Architects Embedded Systems 社と、マイクロプロセッサ開発ツールのトップメーカーであるローターバッハ社は、本日、ローターバッハ社の TRACE32®と Timing-Architecture (TA) ツールスイートとの統合化について発表しました。

この統合化により、TRACE32 で記録されたシングルコアおよびマルチコアアプリケーションのハードウェアトレースデータを TA Inspector にインポートすることが可能になりました。TA ツールスイートを使用してタイミングモデルを作成することで、アプリケーション上のエラーの検出、仕様要件の検証、およびシングルコアからマルチコアプロジェクトへの移行を容易にします。このワークフローは組込みマルチコアアプリケーションの品質と安全性の全体的な改善につながります。

TRACE32 は、アプリケーションの実行時の振る舞いを変えることなく、そしてターゲットのリアルタイム実行性に影響を与えることなく、組込みマルチコアアプリケーションのオペレーティングシステム認識リアルタイムトレースを記録することができます。また、タスクステートや関数のランタイムといったシステムのタイミング挙動をトレースデータ記録から抽出し、TA Inspector で使用できるように CSV フォーマットにエクスポートします。任意の数のプロセッサコアをサポートしている TA Inspector は、複数の CSV ファイルを並行してインポートできます。

「私たちは、Timing-Architects Embedded System 社との密接な協業体制が、高度技術ツールを組み合わせさせてご利用になっている私たち双方のお客様にとって有益になることをうれしく思っています。ローターバッハの TRACE32 と TA ツールスイートとの新しいシームレスな統合により、強力なツールチェーンを形成、タイム・クリティカルなマルチコアベースアプリケーションの実行時の振る舞いをモデル化、解析し、最適化します。この二つのツールを組み合わせると、AUTOSAR オペレーティングシステム上での統計的なタイミング解析とランナブルおよび関数のモデルバックアノテーションに完璧なソリューションが実現します」と弊社取締役、Stephan Lauterbach は述べました。

「私たちのお客様は、実行時間測定とターゲットの検証のトレース技術が、マルチコア開発プロセスにおける基本だと考えています。私たちは、ローターバッハの TRACE32 を使ったハードウェア上でのトレースとのインターフェースによって、密接に連携し、クローズドループなモデルベースの開発プロセスを可能にする統合的なソリューションをお客様に提供できることをうれしく思います。これにより検証やモデリングにおける双方の作業を減らすことができ、ソフトウェアのシングルコアからマルチコアプラットフォームへの移行を容易にします」と、Timing-Architects Embedded System 社の最高経営責任者、Michael Deubzer 博士は述べました。

ローターバッハ社の TRACE32 シリーズは、組込み設計に対応した統合的なデバッグ環境を提供します。TRACE32 は組込み市場で一般的なマイクロプロセッサアーキテクチャの数多くをサポートし、専用のハードウェアコンポーネントがあればご利用になれます。共通のユーザインターフェースとジョイントシステムバスが、すべてのツールのデバッグ環境へのシームレスな統合を可能にします。

LAUTERBACH, TRACE32 μ Trace and other LAUTERBACH products and services mentioned herein as well as their respective logos are trademarks or registered trademarks of LAUTERBACH. All other product and service names mentioned are the trademarks of their respective companies.